

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-297205

(43)Date of publication of application : 10.11.1995

(51)Int.Cl.

H01L 21/331

H01L 29/73

C23C 16/42

H01L 21/205

H01L 29/205

(21)Application number : 06-091376

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 28.04.1994

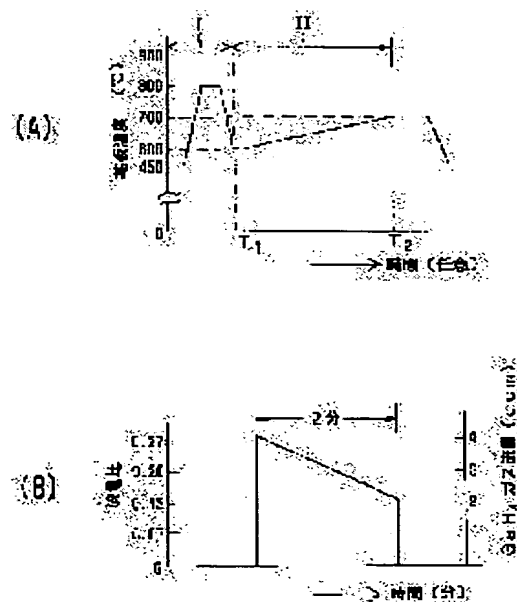
(72)Inventor : OONO MORIFUMI
NAKAMURA TOSHIYUKI

(54) FORMATION OF SEMICONDUCTOR THIN FILM

(57)Abstract:

PURPOSE: To provide a semiconductor thin film formation method which realizes easy control of gas flow rate and enables formation of a slant SiGe mixed crystalline thin film in a short time.

CONSTITUTION: When a period from a film formation start to a film formation finish is an SiGe mixed crystalline thin film formation period (period II), a temperature of the film formation start (film formation start temperature) is made lower than a temperature at the film formation finish (film formation finish temperature) and a temperature slant is provided between the film formation start temperature and the film formation finish temperature. Furthermore, flow rate at the film formation start temperature is made larger than a flow rate at the film formation finish temperature and a flow rate is made smaller gradually as the time shifts from the film formation start to the film formation finish.



LEGAL STATUS

[Date of request for examination] 21.12.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3494467

[Date of registration] 21.11.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-297205

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl.⁵

H 0 1 L 21/331

29/73

C 2 3 C 16/42

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 29/ 72

29/ 205

審査請求 未請求 請求項の数3 O L (全 8 頁) 最終頁に続く

(21) 出願番号

特願平6-91376

(22) 出願日

平成6年(1994)4月28日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 大野 守史

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 発明者 中村 稔之

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 弁理士 大垣 孝

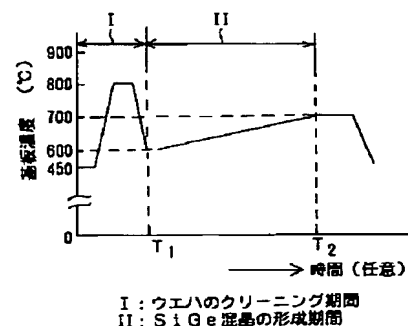
(54) 【発明の名称】 半導体薄膜の形成方法

(57) 【要約】

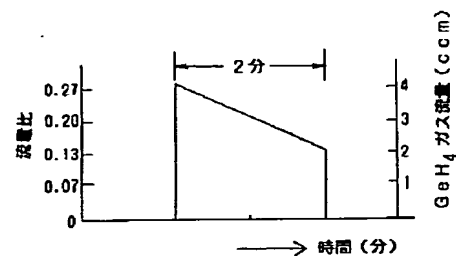
【目的】 ガス流量の制御が簡単で、かつ短時間に傾斜型SiGe混晶薄膜を形成できる半導体薄膜形成方法を提供する。

【構成】 成膜形成開始時から成膜形成終了時までの期間をSiGe混晶薄膜形成期間(期間II)とすると、成膜形成開始時の温度(成膜開始温度)を、成膜形成終了時の温度(成膜終了温度)より低くし、かつ成膜開始温度と成膜終了温度間に温度傾斜を設ける。更に、成膜開始温度の流量比を成膜終了温度の流量比よりも大きくし、かつ成膜形成開始時から成膜形成終了時へ時間が移行するとともに、流量比を順次小さくする。

(A)



(B)



この発明のSiGe混晶ベース層の成膜条件

【特許請求の範囲】

【請求項1】 CVD法を用いて下地上にSiGe混晶薄膜を形成するにあたり、成膜形成開始時から成膜形成終了時までの期間をSiGe混晶薄膜形成期間とし、該期間の成膜形成開始時の温度（成膜開始温度と称す。）を、成膜形成終了時の温度（成膜終了温度と称す。）より低くし、かつ前記成膜開始温度と前記成膜終了温度間に温度傾斜を設け、前記成膜開始温度のシリコン（Si）含有のIV族系元素ガスの流量に対するゲルマニウム（Ge）含有のIV族系元素ガスの流量（流量比という。）を前記成膜終了温度の流量比より大きくし、かつ前記成膜形成開始時から前記成膜形成終了時へ時間が移行すると共に、前記流量比を順次小さくすることを特徴とする半導体薄膜の形成方法。

【請求項2】 請求項1に記載の半導体薄膜を形成する方法において、前記成膜開始温度と前記成膜終了温度間の前記温度傾斜を、5℃/分～30℃/分の範囲としたことを特徴とする半導体薄膜の形成方法。

【請求項3】 請求項1に記載の半導体薄膜を形成する方法において、前記ゲルマニウムを含むIV族系元素ガスを、シラン（SiH₄）又はジシラン（Si₂H₆）とすることを特徴とする半導体薄膜の形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、半導体薄膜の形成方法、特に、傾斜型SiGeエピタキシャルベース層を有するHBT（ヘテロバイポーラトランジスタ）の薄膜の形成方法に関するものである。

【0002】

【従来の技術】近年、高速ヘテロバイポーラ、マイクロ波用素子、或いは超格子構造への応用を目的としたIV族半導体（例えばSiGe）薄膜ヘテロ構造のデバイスの開発が進展している。中でも、Si基板上にSiGe薄膜をヘテロエピタキシャル成長させたSiGe歪エピタキシャル（混晶）薄膜が特に注目を集めている。従来、SiGe/Si歪超格子構造については、格子歪に起因して起こる電氣的及び光学的性質を利用して種々のデバイスが開発されている。これらのデバイスの内、格子歪構造のデバイスの一例として、SiGe混晶をベースにしたヘテロバイポーラトランジスタ（HBT）がある（文献I：「シリコン系デバイス」、丸善（株）、平成3年7月発行、PP. 219～226）。

【0003】この種のSiGe混晶をベースにしたヘテロバイポーラトランジスタ（以下、SiGe-HBTという。）の形成方法として、従来は、ガスソース分子線（ガスソースMBE）エピタキシャル法、超真空化学気相成長（UHV-CVD）法、及び低圧化学気相成長

（LPCVD）法がある。

【0004】従来のSiGe-HBT用SiGe混晶ベース層の形成方法は、文献Iには開示されていないが、通常、成膜温度を一定として、ガス流量比を変えることによってベース層を形成している。この出願に係る発明者等も追試実験を行ってベース層を形成した。

【0005】次に、図7を参照して追試実験を行ったときの成膜条件について説明する。

【0006】SiGe混晶ベース層の形成期間（期間II）は、炉内の基板（ウェハ）温度を一定にし、例えばSiH₄ガスを一定量（15ccm）を炉内に供給してGeH₄ガス流量をマスフローメータにより制御することによりSiGe混晶ベース層中に所定のGe組成比の傾斜を形成していた。このようにして形成されたSiGe-HBTのGe組成プロファイルは、文献Iに開示されているように、コレクタ接合からエミッタ接合へ向かってSiGe混晶ベース層中のGe組成比は傾斜を示す。このような、Ge組成比の傾斜をSiGe混晶ベース層に形成することによってコレクタ層及びエミッタ層とSiGe混晶ベース層との境界に形成されるバンドギャップを連続的に変えてドリフト電界をつくることができる。このような傾斜をSiGe混晶ベース層に設けることによって、SiGe-HBTはシリコンホモバイポーラトランジスタ（Si-BT）などに比べ、ベース走行時間をほぼ半減できると報告されている（文献IのPP. 220～221参照）。

【0007】

【発明が解決しようとする課題】しかしながら、従来のような形成方法によりSiGe-HBT用混晶ベース層を形成した場合、以下に述べる理由により良好なSiGe混晶ベース層が得られなかった。その理由として、SiGe混晶ベース層にGe組成比の傾斜をもたせる際のSiH₄ガス及びGeH₄ガスの制御は、一般には、CVD薄膜装置のガス供給部からのGe原料ガスとSi原料ガスの流量比を制御することによって行われる。このとき、GeH₄ガス流量とSiGe成長速度の関係は、文献IIに開示されているように、SiGe成膜速度はGeH₄ガス流量の増加と共にほぼ直線的に大きくなる（文献II：「Effect of silicon source gas on silicon-germanium chemical vapor deposition kinetics at atmospheric pressure」、T. I. Kamins at. Appl. Phys. Lett. 61 (1), 6, July 1992, PP. 90～92）。

【0008】この文献IIによれば、種々のシリコン含有IV族系元素ガスをを用いたときのSiGe混晶中のGe組成比とSiGeの成長速度（堆積速度）の関係及びシリコン含有IV族系元素ガスを一定にしたときのゲル

マン (GeH_4) ガス流量と SiGe 成長速度の関係が報告されている。これによると、例えば GeH_4 ガス流量を変化させた場合、 SiGe 成長速度は、ほぼ直線的に変化する (文献 I I の P. 91, 図 1 の (a) 及び

(b) 参照)。しかしながら、成膜温度を低くした場合 (例えば 625°C)、直線性が失われて折線の傾斜をもつようになる。また、 SiGe 成長速度は、成膜温度によっても変化する。成膜温度が高い場合 (例えば 700°C) は、成膜温度を低くした場合に比べ成長速度が大きくなることがわかっている。

【0009】したがって、成膜温度が高い場合、 GeH_4 ガス流量を大きくすると SiGe 成長速度が大きくなり、 GeH_4 ガス流量を秒単位で制御する必要がある。一般に、ガス流量の制御には、マスフローメータが使用されており、このマスフローメータを用いて秒単位のガス制御は難しいのが現状である。このため、通常の SiGe 混晶ベース層の形成には、 GeH_4 ガス流量の制御を容易にするため、成膜温度 (基板温度) を比較的低温で設定しておき、 GeH_4 ガス流量を制御する方法が採用されている。しかしながら、文献 I I に開示されているように、成膜温度を下げれば SiGe 成長速度も小さくなり、その分、成膜時間が長くなることになる。このように、成膜温度を低くして GeH_4 ガス流量を小さくすると (例えば Ge 組成 10% 以下)、成長速度が更に小さくなり、 SiGe の成膜形成に時間がかかる。このため、 SiGe 混晶ベース層中に不純物 (ここでは、薄膜形成装置の炉内の残留不純物をいう。) が取り込まれる機会が多くなり、 SiGe 混晶ベース層の膜質を劣化を生じるといった問題がある。

【0010】また、成膜時間の増加は、スループット (ここでいうスループットとは、ウェハの単位時間当たりの処理枚数をいう。) の低下させる原因ともなり、デバイスの量産化ができないという問題がある。

【0011】このため、安定した GeH_4 ガス流量の制御が簡単で、かつ短時間に傾斜型 SiGe 混晶ベース層を形成できる半導体薄膜の形成方法が望まれていた。

【0012】

【課題を解決するための手段】この発明によれば、下地上に SiGe 混晶薄膜を形成する場合、成膜形成開始時から成膜形成終了時までの期間を SiGe 混晶成膜形成期間とし、この期間の成膜形成開始時の温度 (成膜開始温度と称す。) を成膜形成終了時の温度 (成膜終了温度と称す。) より低い温度に設定しておく。又、成膜開始温度と成膜終了温度間に温度傾斜を設けてある。このときの温度傾斜は、好ましくは $5^\circ\text{C}/\text{分} \sim 30^\circ\text{C}/\text{分}$ とするのが良い。また、成膜開始温度の Si 含有の IV 族系元素ガスの流量に対するゲルマニウム (Ge) 含有の IV 族系元素ガスの流量 (流量比と称する。) を成膜終了温度の流量比より大きくし、その後、成膜開始時から成膜終了時へ時間が移行するとともに流量比を順次小さく

する。

【0013】

【作用】上述したこの発明によれば、成膜開始時の成膜温度を成膜終了時より低い温度に設定しておき、成膜開始時と成膜終了時間に温度傾斜を設けてある。このため、成膜開始時は、成膜温度が低いため、成長速度が小さくなるが、成膜終了時に向かつて温度傾斜を設けてあるので、成膜温度が上昇する分、所定の流量比に対する成長速度は大きくなる。したがって、 SiGe 混晶ベース層を形成する際の成膜時間が短縮される。

【0014】また、成膜終了時では、流量比が小さくなると成長速度は小さくなるが、成膜温度が高いため、成長速度の低下を抑制できる。したがって、成膜開始時から成膜終了時間の SiGe の成膜速度をほぼ一定に保持することができる。

【0015】また、流量比を制御する場合、成膜開始時の流量比を成膜終了時より大きくして、成膜終了時へ時間が移行すると共に流量比を小さくして流量制御を行う。したがって、成膜開始時の成膜温度は、最初低温であるので、 SiGe の成長速度が低下する分、流量比の制御が容易になる。したがって、マスフローメータを用いて流量比制御が可能になる。このようにして形成された SiGe 混晶ベース層は、コレクタ層との境界側の Ge 組成比が大きくなり、一方、エミッタ層との境界側の Ge 組成比は小さくなり、かつ Ge 組成比の傾斜を持たせることができる。

【0016】また、成膜時間が短縮された分、 SiGe 混晶ベース層中に混入する残留不純物が減少する。また、薄膜形成時のスループットが改善される。

【0017】

【実施例】以下、図面を参照して、この発明の半導体薄膜の形成方法について説明する。なお、図 2～図 3 は、この発明が理解できる程度に、各構成成分の形状、大きさ及び配置を概略的に示してあるにすぎない。なお、この発明の実施例では、 SiGe-HBT (ヘテロバイポーラトランジスタ) 用 SiGe エピタキシャル (混晶) ベース層の形成方法を例に取り説明する。

【0018】図 1 の (A) 及び (B) は、この発明の SiGe-HBT の形成方法を説明するための成膜条件を説明するための説明図であり、図 2 はこの薄膜形成に使用する装置の構成図である。また、図 3 は、この発明の実施例で形成された SiGe-HBT 構造の断面図である。但し、図 3 は図面を明確にするため、一部のハッチングを省略してある。

【0019】先ず、図 2 を参照して半導体薄膜を形成するために用いる装置について説明する。

【0020】この装置は、大別すると反応炉部 11、真空排気系 23 及びガス供給系 49 から構成されている。そして、反応炉部 11 は、金属製反応炉 (チャンバ) 10 を具えており、このチャンバ壁が高温にならないよう

に水を循環させ、チャンバ壁を冷却している。また、反応炉 10 内には、基板支持体 14 が設けられ、この基板支持体 14 上に基板 18 を下向きに配設し、かつ基板 18 を出し入れ自在に載置できる構造になっている。

【0021】また、反応炉 10 内には、基板加熱機構 12 が設けてあり、したがって、この基板加熱機構 12 によって任意好適な温度設定が可能になる。この加熱機構 12 として、例えば赤外線ランプを用いるのが好適である。そして、基板 18 の表面温度を測定するため温度測定手段 16 が設けられ、基板加熱機構の温度制御が行えるようになっている。この温度測定手段 16 として、例えば熱電対が用いられる。また、反応炉 10 は、基板支持体 14 を中心に上部と下部に別れる。上部を基板加熱機構側 12 と称し、下部をガスヘッド側 20 と称する。更に、真空排気するための排気口 22 及び 24 が設けられている。また、反応炉 10 内の真空度を測定するための真空計 38 及び 40 が設けられている。また、反応炉 10 には、基板に対応してガスヘッド 20 が設けてある。このガスヘッド 20 は、反応炉の外壁を貫通してガス導入路及び冷却水導入路が配設されている。

【0022】次に、この装置の真空排気系について説明する。

【0023】真空排気系 23 は、炉 10 内を真空排気するための排気手段 26、28 及び 30 が設けられ、この排気手段 28 側には自動開閉バルブ 34 が接続されており、排気手段 30 側には自動開閉バルブ 36 が接続されている。また、この自動開閉バルブ 34 と排気口 22 が接続されており、バルブ 36 と排気口 24 とが接続されている。したがって、バルブ 34 及び 36 を任意適当に開閉させることによって反応炉 10 内の圧力を制御している。また、反応炉 10 内の上部と下部とはそれぞれ独立して圧力制御できるように構成されている。

【0024】次に、この装置のガス供給系について説明する。

【0025】ガス供給系 49 は、ガス導入路 42a 及び 42b、自動開閉バルブ 50、51、52、53、80、81 及び 82、自動流量コントローラ（マスフローメータともいう。）60、61、62 及び 63、ガス供給部 70、71、72、及び 73 から構成されている。そして、反応炉 10 を通過させずにガス供給系 49 を排気できるような排気手段 32 が設けてある。また、ガス導入路 42a は、自動開閉バルブ 50～52 とそれぞれ接続されており、かつバルブ 50、51、52 は自動流量コントローラ 60、61、62 とそれぞれ接続されている。そして、自動流量コントローラ 60、61、62 はガス供給部 70、72、72 にそれぞれ接続されている。また、バルブ 50、51、52 と自動流量コントローラ 60、61、62 間には排気管 73、74 及び 75 が接続されており、排気管 73～75 は自動流量コントローラ 80～82 を介して排気管 76 に接続されてい

る。また、排気管 76 は、排気手段 32 に接続されている。

【0026】次に、図 1 の (A)、(B)、図 2 及び図 3 を参照して SiGe-HBT の形成方法、特に SiGe 混晶ベース層の形成方法について説明する。

【0027】図 1 の (A)～(B) は、この発明の基板温度の加熱サイクル温度特性図、及びシリコン含有の IV 族系水素ガスの流量に対するゲルマニウム含有の IV 族系水素ガスの流量（流量比という。）の関係を示す。

なお、図 1 の (A) は、横軸に時間（任意）を取り、縦軸に基板温度（℃）を取り、また、図 1 の (B) は横軸に時間（分）を取り、縦軸に流量比を取って表している。

【0028】先ず、SiGe 混晶ベース層 91 を形成するに先立ち、下地 90 の酸化膜を除去するため、洗浄処理を行う。このとき、下地 90 として、例えば Si 基板（以下、基板と称する。）を用いる。

【0029】基板 90 を 120℃ に加熱された硫酸一過酸化水素水の溶液中に浸漬し、基板 90 の酸化膜を形成する。このときの酸化膜の厚さを約 10 Å とする。その後、ただちに 1 重量% HF 溶液中に約 3 分間基板 90 を浸漬して、酸化膜を完全に除去する。

【0030】次に、この洗浄、及び酸化膜除去した基板 90 をただちに、CVD 薄膜形成装置（以下、反応炉という。）中に搬入する。このとき、反応炉 10 の加熱温度を 300℃～450℃ に設定しておくのが良い。

【0031】次に、バルブ 34、36 を開き、排気手段 26、28 及び 30 を用いて反応炉 10 内を例えば 1×10^{-8} Pa に真空排気して基板 90 を洗浄にする。その後、基板 90 の温度を測定手段 16 を測定しながら、反応炉 10 内の赤外線ランプ 12 による輻射加熱によって炉内を加熱する。このときの基板温度を例えば 800℃～850℃、約 2～5 分の加熱処理を行って基板 90 のクリーニングを行う（図 1 の (A) の期間 I）。

【0032】次に、基板温度を一旦、約 625℃ まで下げ、加熱温度を一定にした後、基板 90 上に SiGe 混晶ベース層 91 を形成する。このとき、成膜開始時 T_1 から成膜終了時 T_2 までの期間を、SiGe 混晶薄膜形成期間（期間 II）と称する。また、時刻 T_1 の温度を成膜開始温度と称し、時刻 T_2 の温度を成膜終了温度と称する。クリーニング期間 I で 625℃ に保っておき、時刻 T_1 から所定の昇温速度で温度を上げていき、時刻 T_2 になったら成膜終了温度をある時間一定に保つ。このように、成膜終了温度を一定に保持することによって結晶中の欠陥あるいは歪みが調整される。このとき、成膜開始温度 625℃ から成膜終了温度 700℃ までの昇温速度を 5～30℃/分の間の適当な昇温速度とするのが良い。また、昇温速度を 20℃/分とするのが成長速度をほぼ一定にできるので最適である。

【0033】次に、薄膜形成装置のバルブ 80 を開けた

後、ガス供給部 70 のバルブを開き、排気手段 32 側にシリコン含有の IV 族系水素ガス（例えば SiH_4 ガス）を流す。このとき、 SiH_4 ガスを反応炉 10 に供給したとき、炉内圧力が例えば 1 Pa 程度の減圧状態になるように自動流量コントローラ 60 を用いて予め SiH_4 ガス流量を調整しておくのが良い。その後、バルブ 80 を閉じて、バルブ 50 を開けて SiH_4 ガスを反応炉 10 内に供給する。このとき、好ましくは、 SiH_4 ガス流量を 15 sccm とするのが良い。

【0034】次に、 SiH_4 ガスのときと同様な方法を用いてバルブ 52 及びガス供給部 72 を開き、 SiH_4 ガスに加えてゲルマニウム含有 IV 族系水素ガス（例えばゲルマン (GeH_4 ガス)）を排気手段 23 側へ流す。その後、バルブ 52 を開いて反応炉 10 へ GeH_4 ガスを供給する。このとき、好ましくは、成膜開始時 T_1 の GeH_4 ガス流量を例えば 4 sccm とするのが良い。このとき、流量比に換算すると 0.27 になる。ここで、流量比は、 GeH_4 ガス流量 / SiH_4 ガス流量で表す。なお、 SiH_4 ガス流量は SiGe 混晶薄膜形成期間（期間 II）は一定にしておく。成膜形成開始時 T_1 は、流量比を大きくし、成膜形成終了時 T_2 へ時間が移行すると共に順次流量比を小さくする。このとき、成膜形成終了時 T_2 の GeH_4 ガスの流量を 1 sccm とするのが良い。このとき、流量比は 0.13 となる。このときの GeH_4 ガス流量の制御は、マスフローコントローラの設定流量を 1 sccm / 分で行った。このとき、 SiGe 混晶ベース層 91 の膜厚は、例えば 200 Å ~ 400 Å になる。

【0035】また、この実施例の成長速度は、反応炉 10 内の残留不純物及び各種ガスの酸素 (O_2) 及び水 (H_2O) 量により以下のように設定するのが良い。すなわち、不純物の量が 1 ppm の場合は、成長速度を 100 Å / 分以上とし、不純物の量が 10 ppb ~ 1 ppm の場合は、25 Å / 分以上にするのが好適である。また、成長速度を 100 Å / 分とした場合、好ましくは、成膜温度を 625 ~ 725 °C の範囲に設定したおくのが良い。

【0036】その後、ドーブしたポリシリコン層 92 を形成し、これをエミッタ層として用いる。その後、エミッタ層 92 上に電極 96 を形成する。このようにして、 SiGe -HBT のコレクタ層 90、ベース層 91 及びエミッタ層 92 を有する SiGe -HBT が完成する（図 3 参照）。なお、この実施例の説明では、ポリシリコン層 93、p⁺ポリシリコン層 94 及びシリコン酸化膜 95 の形成方法は、省略してある。

【0037】図 4 は、 GeH_4 ガス流量と Ge 組成比との関係を説明するために供する実験データを示す。このときの GeH_4 ガスに混合するガスは、 SiH_4 ガスを用い、成膜温度は 675 °C とする。図中、横軸に GeH_4 ガス流量 (sccm) を取り、縦軸に Ge 組成 / Si

Ge 混晶、すなわち Ge 組成比 (%) の関係をプロットして表している。図 4 から理解できるように GeH_4 ガス流量が 1 ccm 以上になるとほぼ直線的に Ge 組成比は増大する。すなわち、 GeH_4 ガス流量が、1、2、3、4、及び 5 sccm のとき Ge 組成比はそれぞれ 15%、20%、30%、35%、及び 40% になる。

【0038】また、図 5 は、 Ge 組成比と SiGe 混晶の成長速度の関係を説明するために供する実験データを示す。なお、横軸は Ge 組成比 (%) を取り、縦軸は成長速度 (Å / 分) を取って表している。

【0039】図 5 から理解できるように、成膜温度が 625 °C の場合、10%、20%、30% 及び 40% の Ge 組成比に対して成長速度は、50、70、120、150 Å / 分となり、これをプロットすれば黒丸で結んだ直線となる。一方、成膜温度が 700 °C の場合、10%、20% 及び 30% の Ge 組成比に対して成長速度は、120、140、及び 170 Å / 分となり、これをプロットすれば白丸で結んだ直線になる。このため、従来の SiGe 混晶ベース層を形成する際に成膜温度を一定（例えば 675 °C）にして、 Ge 組成比を変化させた場合、特に、 Ge 組成比が大きい領域では成長速度も大きくなる。したがって、マスフローメータが追従できず、精密なガス流量制御ができなかった。これに対して、この発明の実施例では、成膜開始時 (T_1) の成膜開始温度と成膜終了時 (T_2) の成膜終了温度間に温度傾斜を設けてある。したがって、時間 T_1 時に成膜開始温度が低くても順次直線的、或いは段階的に温度を高くしてあるので、 SiGe の成長速度は大きくなる。一方、成膜終了時 (T_2) では、 GeH_4 ガス流量 (Ge 組成比) が小さいので成長速度は小さくなるが、成膜温度を高くしてあるため、成長速度は低下しない。したがって、成膜形成開始時から成膜形成終了時までの成長速度をほぼ一定にすることができる。このため、従来のように成膜温度を低温化したため、成長速度が小さくなることはなくなり、成膜時間は短縮される。このため、 SiGe 混晶ベース層に不純物が混入する確率が少なくなり、したがって SiGe 混晶ベース層の膜質が均一なものとなる。また、成膜時間は短縮されることによって、スループットが向上するため、 SiGe -HBT の量産化が可能となる。

【0040】図 6 は、図 3 のコレクタ層（下地）、ベース層及びエミッタ層部分の断面部分を X 線回折で測定し、 Ge 組成に換算したときの Ge 組成を模式的に描いた分布図である。なお、縦軸に Ge 組成比 (%) を取り、横軸に膜厚 (Å) をとって表している。このとき、コレクタ層とベース層との境界を起点 (0 Å) としてエミッタ層側の膜厚の方向には、マイナス符号をつけて表している。

【0041】図 6 から理解できるように、起点 (0 Å) では Ge 組成比の値が 25% になり、その後、順次 Ge

組成比は直線的に減少して、ベース層の膜厚が300 Åになったとき、Ge組成比の値が10%になり、その後、急激にGe組成比は0%になる。ここでは、Ge組成比の立ち上がり及び立ち下りの値は直線で示してあるが、実際は、曲線で表される。図6のGe組成プロファイルを従来の文献Iと比較した場合、文献Iでは、ベース層のGe組成比の傾斜がエミッタ側からコレクタ側に三角形に傾斜しているのに対して（文献I、図8.44参照）、この発明の実施例では台形の傾斜になる。このため、この発明の実施例では、エネルギーバント的に見ると、ベース層からエミッタ層に注入される正孔に対する障壁の高さを、エミッタ層からベース層へ注入される電子に対する障壁の高さより大きくすることができ、したがって、エミッタ層のキャリア濃度を低くし、ベース層のキャリア濃度を高くしてもエミッタ側の注入効率が低下することはないという利点もある。

【0042】また、この発明の実施例では、SiGe-HBTの例について説明したが、なんらこのHBTに限定されるものではなく、例えばSiGe-MOSなどに応用しても良い。

【0043】また、この発明では、SiGe混晶薄膜形成期間の温度傾斜を5~30°C/分とすることにより、成膜開始温度を低くできるので、GeH₄ガスのマスフローメータの制御が容易になる。

【0044】また、この発明の実施例では、SiH₄ガスを用いたが、ジシランを用いても良い。この場合、ジシランを用いた場合、成膜温度に対して成長速度を大きくできるので、成膜時間が更に短縮される。

【0045】また、この実施では、加熱手段として赤外線ランプを用いたが、ヒータを反応炉の外部にセットして輻射熱を利用して加熱しても良い。

【0046】

【発明の効果】上述した説明からも明らかなように、この発明の半導体薄膜の形成方法は、成膜開始温度と成膜終了温度間に温度傾斜を設ける。このとき、成膜開始温度は、成膜終了温度より低くしてある。そして、成膜開

始時の流量比は成膜終了時より大きくしておき、成膜終了時へ時間が移行するとともに流量比を順次小さくする。このため、SiGe混晶薄膜形成期間の成長速度がほぼ一定とすることができ、成膜時間を長くかけずにGe組成比の傾斜を有するSiGe混晶ベース層を形成することができる。したがって、ベース層中に反応炉中の残留不純物などの混入が抑制されるので、SiGe混晶ベース層の膜質が均一になる。また、成膜時間が短縮される分、スループットが低減するので、半導体薄膜素子を製造する場合、素子の量産化が可能になる。

【図面の簡単な説明】

【図1】(A)~(B)は、この発明のSiGe混晶ベース層の成膜条件を説明するために供する加熱サイクル図及び流量特性図である。

【図2】この発明に用いたCVD薄膜形成装置の概略的構成図である。

【図3】この発明の傾斜型SiGe-HBTの構造を説明するための断面図である。

【図4】GeH₄ガス流量とGe組成比の関係を説明するための説明図である。

【図5】Ge組成比と成長速度の関係を説明するための説明図である。

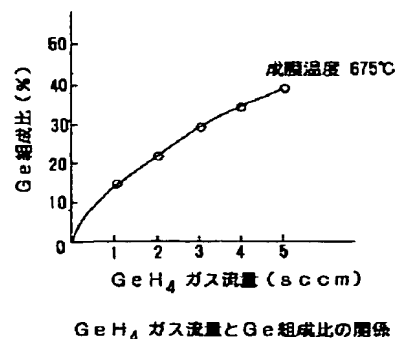
【図6】この発明のSiGe-HBTのGe組成プロファイルを説明するために供する説明図である。

【図7】(A)~(B)は、従来のSiGe混晶ベース層の成膜条件を説明するための加熱サイクル図及び流量特性図である。

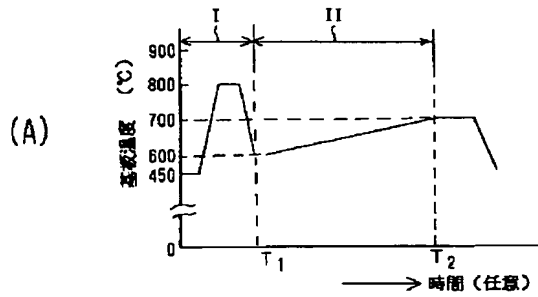
【符号の説明】

- 90：下地（コレクタ層）
- 91：SiGe混晶ベース層（ベース層）
- 92：n⁺ポリシリコン層（エミッタ層）
- 93：ポリシリコン層
- 94：p⁺ポリシリコン層
- 95：シリコン酸化膜
- 96：電極

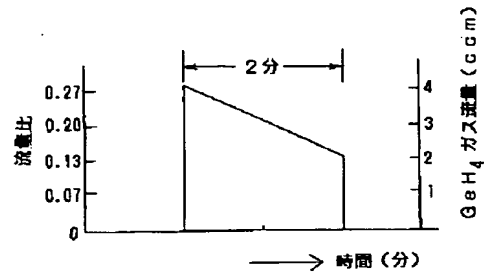
【図4】



【図1】

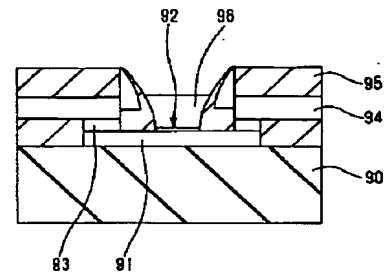


(B)



この発明のSiGe 混晶ベース層の成膜条件

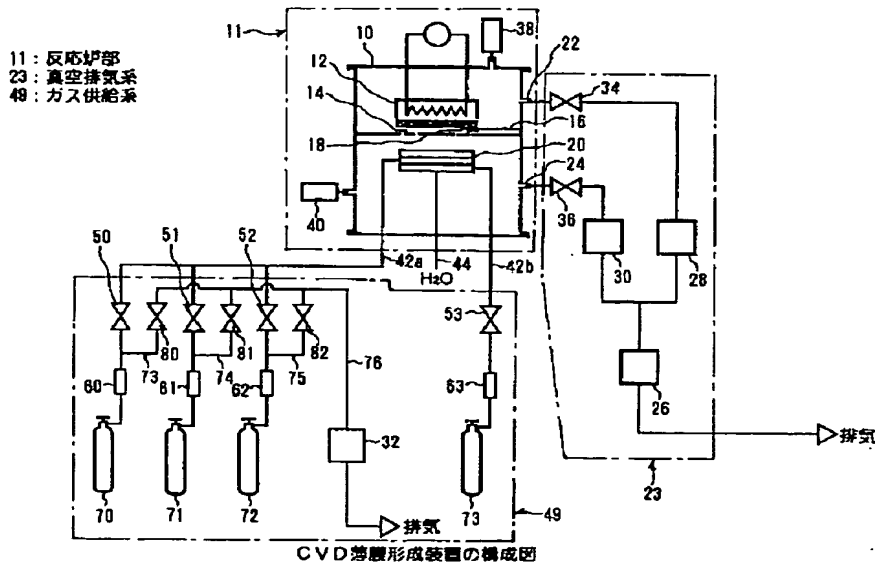
【図3】



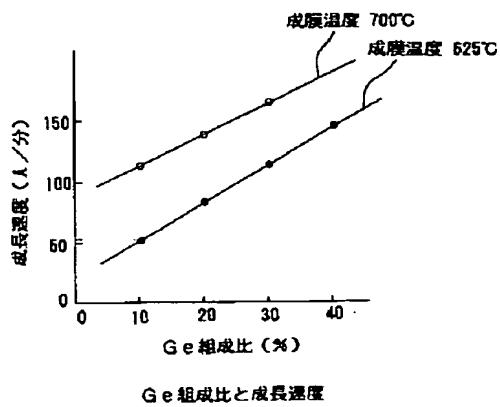
90: 下地 (コレクタ) 91: SiGe 混晶ベース層 (ベース)
93: ポリシリコン層 92: n⁺ ポリシリコン層 (エミッタ)
94: P⁺ ポリシリコン層 95: SiO₂ 膜 96: 電極

傾斜型SiGe系HBTの構造

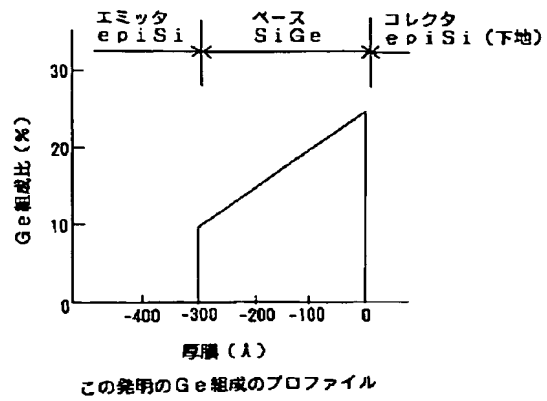
【図2】



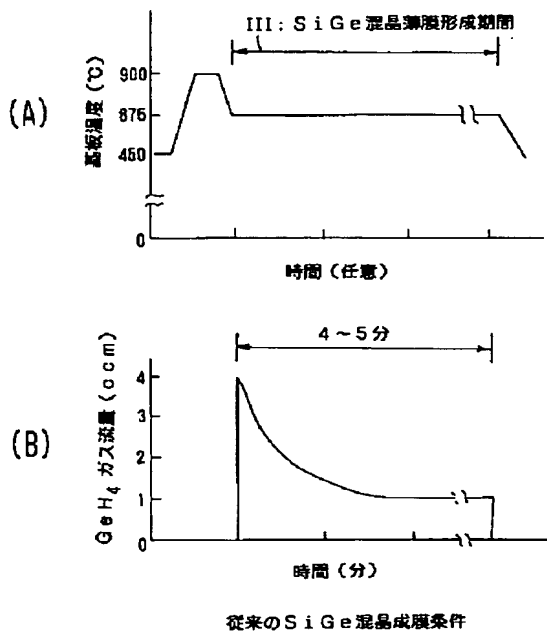
【図5】



【図6】



【図7】



フロントページの続き

(51) Int. Cl. 6

H01L 21/205

29/205

識別記号

庁内整理番号

F I

技術表示箇所